

Ce chapitre est consacré à la famille des transistors MOS. Le MOS a aujourd'hui quasi supplanté le bipolaire dans le domaine numérique et a pris une part importante dans le domaine analogique.

Comme pour le bipolaire, nous étudierons les aspects structurels et comportementaux du MOS (avec une petite parenthèse sur la physique des semi-conducteurs)

Le MOS présente trois modes comportementaux formalisés par des lois mathématiques simples. En fait, nous représenterons des modèles mathématiques qui approximent correctement la réalité.

A partir de ces modèles mathématiques il sera possible de développer un certain nombre d'exemples de montages.

## Introduction

### Avant

Transistor à effet de champ:  
- Connue bien avant le bipolaire

Technologie difficile à maîtriser  
-  $V_T$

Réponse en fréquence loin d'atteindre les performances actuelles  
- très dépendante des dimensions géométriques  
- du processus de fabrication

### Actuellement

Technologie MOS mieux maîtrisée

Technologie MOS supplante Bipolaire:  
- Circuits logiques intégrés VLSI  
- Certaines fonctions analogiques.

2

Historiquement, l'effet de champ appliqué aux semi-conducteurs (utilisé dans le MOS aujourd'hui) était connu bien avant la réalisation du transistor bipolaire (déjà dans les années 20). Cependant, connaître ne signifie pas maîtriser ce qui était le cas pour le dispositif basé sur ce phénomène, en particulier pour la tension  $V_T$  (équivalent au  $U_j$  du transistor bipolaire) correspondant au seuil à partir duquel le transistor commence à conduire et qui varie de manière très significative en fonction de la technologie, de la taille du transistor (conception) et de son exploitation.

Les fréquences exploitables étaient aussi très limitées car dépendent de la dimension géométrique des transistors (qui étaient incomparablement plus gros qu'aujourd'hui) et des processus technologiques (beaucoup moins précis à l'époque).

Les progrès technologiques ont permis de bien maîtriser ce dispositif et les performances actuelles du MOS justifient que celui-ci supplante le bipolaire dans la plupart des applications.

## Avantages du MOS vis-à-vis du bipolaire

Coût technologique	{ Structure très simple (plusieurs milliards de transistors sur 1 puce) Surface réduite Isolation naturelle - Composants vis-à-vis des composants voisins, - Pas de "caissons d'isolation » Limitation du nombre d'étapes de fabrication
Coût de conception	{ Structure très simple (bis)
Coût d'exploitation	{ Consommation très faible - En particulier pour les circuits CMOS
Divers	{ Très haute impédance d'entrée. Possibilité de réaliser des fonctions complexes - Moins de composants que les bipolaires - Exemple : les mémoires dynamiques

3

Les avantages du MOS vis à vis du bipolaire se manifestent pour différentes raisons principalement économiques.

**Technologie moins chère:** elle est due à la simplicité de la structure de base du dispositif. Les conséquences sont la limitation du nombre d'étapes de fabrication et la surface de silicium réduite pour une fonctionnalité donnée. L'une des raisons majeure de cette simplicité est liée à l'isolation naturelle d'un composant vis à vis de ses voisins.

**Conception moins chère:** La simplicité de la structure permet de réaliser plus facilement des outils de conception (CAO: conception assistée par ordinateur) qui permettent entre autres, d'automatiser la conception et de réduire ainsi le coût humain.

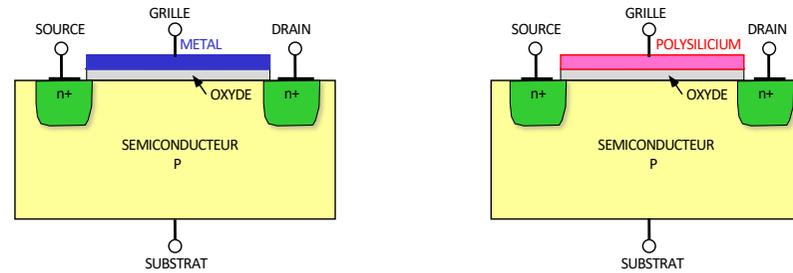
**Exploitation moins chère:** La consommation très faible intervient évidemment dans le coût d'exploitation et limite aussi le vieillissement des certains composants.

D'autres avantages se manifestent sur le plan fonctionnel, en particulier:

- la très haute impédance d'entrée utile pour les amplificateurs opérationnels,
- la possibilité de réaliser des fonctionnalités avec moins de transistors que dans la technologie bipolaire contribuant aussi à diminuer la surface et donc le coût, ou au contraire, à surface égale, d'augmenter le nombre de fonctionnalités.

## Description structurelle

MOS : Metal Oxide Semiconductor Grille Metal ou Polysilicium



4

L'appellation MOS est tirée de la structure en "sandwich" du dispositif qui met en évidence 3 couches:

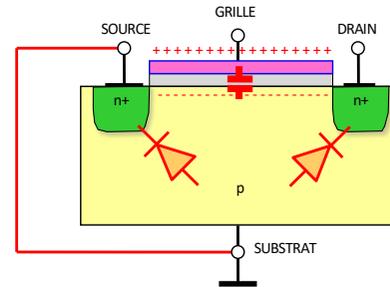
- la grille (anciennement en métal et maintenant en polysilicium ou silicium polycristallin)
- une couche d'oxyde mince (rôle de diélectrique)
- le substrat (en silicium dopé N ou P selon la nature du transistor à réaliser)

De part et d'autre de ce sandwich, nous observons deux puits plongés dans le substrat et fortement dopés. Le dopage de ces deux zones, appelées Source et Drain, est en opposition avec celui du substrat (Drain et Source dopés N+ si substrat P, ou P+ si substrat N)

Remarque: l'usage du polysilicium pour réaliser la grille (bien que moins conducteur que le métal) est lié à la précision obtenue (on parle d'auto-alignement des grilles).

## Caractéristiques électriques

MOS à Canal N



- Oxyde fin
- Capacité  $\rightarrow I_G = 0$
- Dispositif symétrique
- Diodes polarisées en inverse
- Souvent, Source reliée au substrat

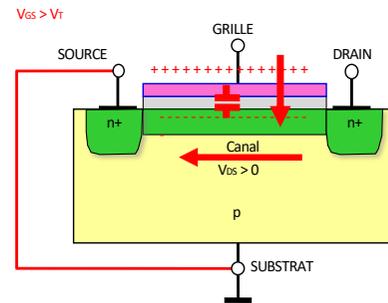
5

A l'observation de la structure, on remarque plusieurs caractéristiques fondamentales du dispositif MOS.

- 1) La structure en trois couches, celle du milieu étant isolante et les deux autres conductrices (semi-conductrices), correspond à un condensateur. De ce fait, la fonctionnalité la plus simple du MOS serait de jouer le rôle d'un condensateur. L'une des conséquences est le courant de grille nul pour le domaine continu ( $I_G = 0$ ).
- 2) La Source et le Drain étant physiquement réalisés de la même manière, le dispositif est donc par définition symétrique contrairement au bipolaire.
- 3) Si la matière présente une continuité entre des zones N et P, nous mettons alors en évidence des jonctions. Dans le cas du MOS, deux jonctions Substrat - Source et Substrat - Drain sont réalisées et nous verrons qu'elles sont toujours polarisées en inverse (donc bloquées).

Lorsqu'un champ électrique est appliqué verticalement, la structure MOS joue le rôle de condensateur et va accumuler des charges sur la grille et sur le substrat à l'interface avec l'isolant. Dans le cas d'un MOS dit "canal N", on observe une accumulation de charges négatives sur cette interface alors que le substrat est de type P (porteurs libres dans le substrat sont majoritairement positifs). Il s'agit en fait des porteurs N minoritaires. Localement, il y a eu inversion de la nature électrique du substrat et on forme un véritable pont (Canal) entre la Source et le Drain. Sous l'effet cette fois-ci d'un champ électrique horizontal, ces charges vont pouvoir se déplacer de la Source au Drain.

## Principe de fonctionnement



### Principe

- $V_{GB} > V_T$ 
  - Accumulation de charge à l'interface  $\text{SiO}_2$
  - Apparition d'un canal N
- Champ électrique entre Drain et Source
  - Champ  $V_{DS}$  implique courant  $I_{DS}$
  - Déplacement d'électrons dans le Canal N
  - Courant  $I_{DS}$

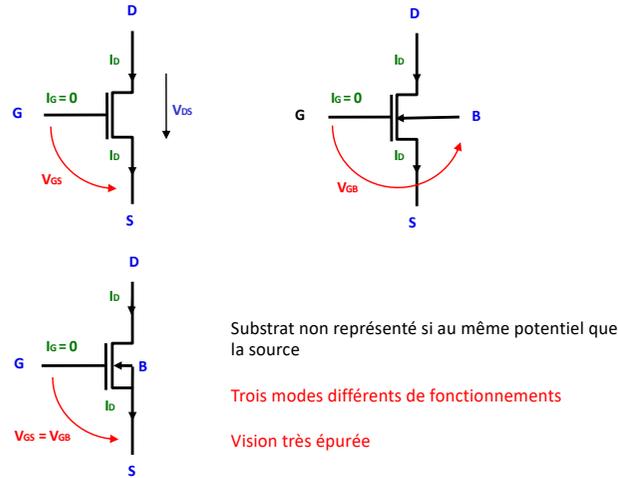
6

Le principe de fonctionnement est à l'image des explications précédentes.

- 1) Un champ vertical (tension positive appliquée sur la grille alors que le substrat est à la masse) implique une accumulation de charges négatives à l'interface Substrat - Oxyde. Les charges négatives deviennent majoritaires lorsque la tension  $V_{GB}$  (entre Grille et Substrat ou Bulk en Anglais) dépasse un seuil appelé  $V_T$  (T comme Threshold). Elles créent un véritable canal "ohmique" entre Source et Drain.
- 2) Un champ horizontal entre Drain et Source est réalisé en appliquant une tension positive sur le Drain, la Source étant souvent court-circuitée à la masse (au substrat). Sous l'effet de ce champ, les charges négatives du canal remontent le champ horizontal.

Bien entendu, pour maintenir la neutralité électrique du milieu, toute charge qui se déplace est substituée par l'alimentation qui fournit autant de charges que nécessaire (force électro-motrice).

## Symbole électrique d'un transistor MOS à canal n



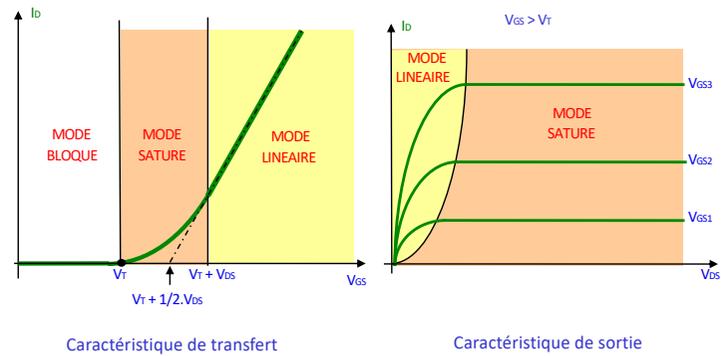
7

Pour simplifier l'analyse des schémas électriques, on exploite plusieurs symboles pour décrire la structure MOS.

Dans le cas d'un MOS canal N, le symbole rappelle assez bien un condensateur qui est la première fonctionnalité électronique du dispositif. La présence du Substrat (Bulk) connecté ou pas à la Source, n'est pas obligatoire et souvent omise. Le sens de la flèche issue du Substrat indique qu'il y a accumulation de porteurs négatifs vers l'interface Substrat - Oxyde. S'il y avait accumulation de porteurs positifs ou encore rejet de porteurs négatifs de l'interface Substrat - Oxyde, la flèche serait en sens inverse (cas du MOS canal P)

Source et Substrat étant souvent reliés, la notation  $V_{GB}$  est généralement remplacée par  $V_{GS}$ .

## Observation des caractéristiques



8

Comme pour le bipolaire, nous allons observer 2 caractéristiques fondamentales:

- La caractéristique de transfert
- La caractéristique de sortie

Bien que différentes (puisque liées à des lois différentes), les allures restent comparables avec celles décrites dans le cours sur le bipolaire, impliquant des fonctionnalités numériques et analogiques comparables.

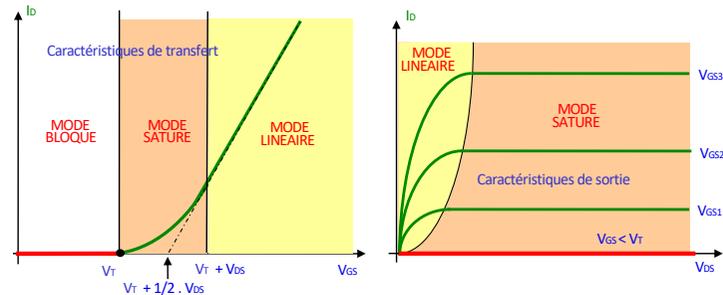
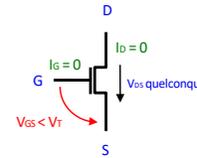
## Le mode bloqué

$V_{GS} = V_{GB}$  est inférieure à  $V_T$  (-2V ..... 2V)

- Pas d'apparition du canal.

MOS ne conduit aucun courant

- (idem bipolaire)  $I_D = 0$



9

Le MOS est dit en mode bloqué lorsque aucun courant ne circule entre le Drain et le Source. Cette situation se manifeste lorsque  $V_{GS} < V_T$ .

$I_D$  est donc nul à la fois sur la caractéristique de Sortie et sur la caractéristique de transfert.

Remarque: Selon la technologie, la taille du transistor et l'usage du MOS, le  $V_T$  peut être très différent.

En exercice, nous utiliserons typiquement  $V_T = 0.5V$  ou  $V_T = 1V$

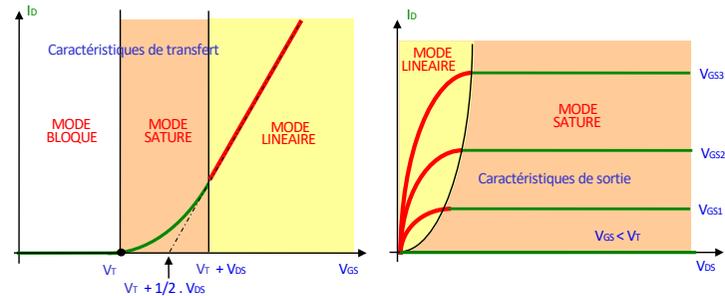
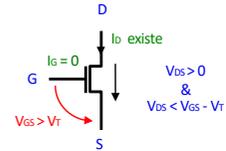
## Le mode linéaire (ou mode de conduction)

$$V_{GS} > V_T \text{ \& } V_{DS} < V_{DSsat} = V_{GS} - V_T$$

- Canal non uniforme entre source et drain.

Le transistor conduit

- $I_D = ?$  (augmente avec la tension  $V_{DS}$ )



10

Lorsque  $V_{GS} > V_T$ , le MOS peut véhiculer un courant entre Drain et Source. L'allure de ce courant dépend encore de  $V_{DS}$  (tension entre Drain et Source).

Il y a une limite appelée  $V_{DSsat} = V_{GS} - V_T$  qui détermine l'allure du courant.

Si  $V_{DS} < V_{DSsat}$ , alors on dira que le MOS conduit dans le mode linéaire.

Sur la caractéristique de sortie, nous voyons que le courant en mode linéaire croît subitement de 0V à une valeur qui dépend de  $V_{DS}$  et de  $V_{GS}$ .

Sur la caractéristique de transfert on observe un courant linéaire en fonction de  $V_{GS}$ .

Remarque: Dans la caractéristique de transfert, le courant se retrouve d'abord dans le mode saturé puis dans le mode linéaire. La largeur des zones linéaire et saturée dépend de  $V_{DS}$ .

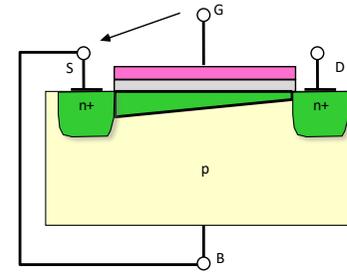
## MOST en régime linéaire (linear mode)

$$V_{GS} > V_T \quad \& \quad 0V < V_{DS} < V_{DSsat} = V_{GS} - V_T$$

$$I_D = K \cdot V_{DS} \cdot \left( V_{GS} - V_T - \frac{V_{DS}}{2} \right)$$

$$K = \mu \cdot C_{OX} \cdot \frac{W}{L}$$

K = transconductance du MOST  
en A/V<sup>2</sup> ou μA/V<sup>2</sup>,  
f(technologie, dimensions du MOS)



μ = **mobilité** des porteurs (- pour N-MOST et + pour P-MOST)

Pas de **PINCH-OFF** (pincement) du canal dans ce mode

11

Les lois qui régissent le courant  $I_D$  sont complexes. Nous proposons des modèles simplifiés.

Dans le mode linéaire, la loi  $I_D = \beta \cdot V_{DS} \cdot (V_{GS} - V_T - V_{DS}/2)$  montre que lorsque  $V_{DS}$  est fixé, le courant varie linéairement avec  $V_{GS}$ . Le paramètre  $\beta$  (ou K) vaut  $\mu C_{OX} W/L$  et dépend de la technologie ( $\mu$  et  $C_{OX}$ ) et de la conception ( $W$  et  $L$ ).

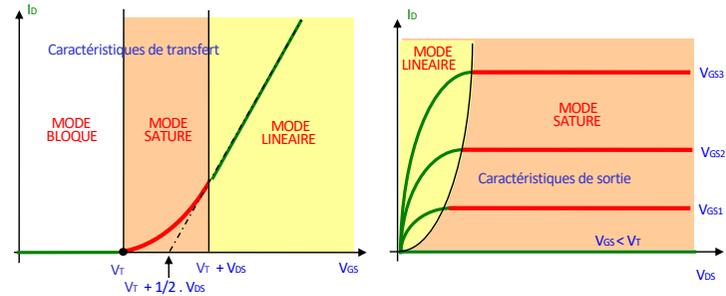
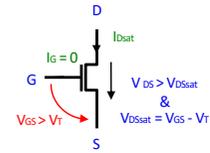
Remarque: Dans le mode linéaire, au fur et à mesure que  $V_{DS}$  croît, on observe un rétrécissement du canal (pincement) au niveau du Drain. Lorsque nous nous approchons du Drain, le champ électrique devient plus intense, aspirant plus fortement les charges qui disparaissent (apparemment) davantage dans cette zone.

## Le mode saturé

- $V_{GS} > V_T$  &  $V_{DS} > V_{DSsat} = V_{GS} - V_T$
- Canal existe avec pincement côté drain
  - $V_{DSsat}$  varie avec  $V_{GS}$  et vaut:  $V_{DSsat} = V_{GS} - V_T$

Le transistor conduit

- $I_D = ?$  (augmente avec la tension  $V_{DS}$ )



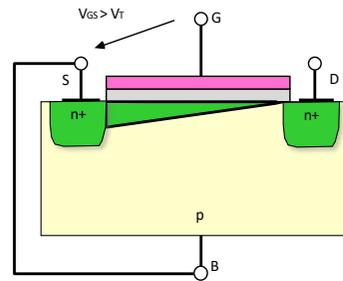
12

Lorsque  $V_{GS} > V_T$ , le MOS conduit, et si  $V_{DS} > V_{DSsat} = V_{GS} - V_T$ , alors le MOS se trouve dans le mode dit "saturé".

Sur la caractéristique de sortie, le mode saturé montre que le courant  $I_D$  ne varie plus avec  $V_{DS}$  (il ne dépend que de  $V_{GS}$ ).

Sur la caractéristique de transfert, le mode saturé n'est plus linéaire avec  $V_{GS}$  mais quadratique.

## MOST en régime saturé (saturation mode)



$$V_{DS} > V_{DSsat}$$

ou

$$V_D > V_{Dsat}$$

PINCH-OFF (Pincement) du canal côté Drain  
Le courant ne varie plus avec  $V_{DS}$

$$I_D = \frac{K}{2} \cdot (V_{GS} - V_T)^2$$

13

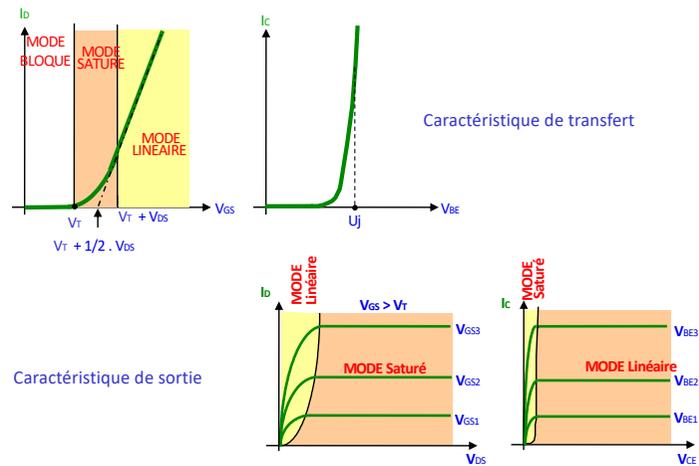
Avec le régime saturé, la loi proposée pour exprimer le comportement du courant est aussi simplifiée.

$I_D = \beta/2 \cdot (V_{GS} - V_T)^2$  montre que  $I_D$  ne dépend pas de  $V_{DS}$  et qu'elle varie quadratiquement avec  $V_{GS}$

remarque: Le pincement du canal est plus accentué dans cette zone. Il n'y a quasiment plus de continuité (statistique) entre Source et Drain via le canal. En fait l'absence apparente des charges est compensée par leur énergie supérieure et donc leur vitesse supérieure.

Imaginons un péage d'autoroute avec un bouchon impliquant des milliers de véhicules roulant à 1 km/h. Le nombre de véhicules traversant le péage pourrait être égal à celui d'une autre autoroute où les véhicules seraient espacés de plusieurs kilomètres (donc rares sur une image statique), mais roulant à une vitesse considérable.

## Comparaison MOS & bipolaire



14

La comparaison entre les caractéristiques du MOS et du bipolaire, montre de grandes similitudes.

Au niveau de la caractéristique de transfert, le bipolaire a une croissance exponentielle, alors que dans le meilleur des cas, le MOS a une croissance quadratique. Cela signifie que la conductivité du bipolaire est supérieure. C'est une caractéristique importante pour réaliser des amplificateurs (grands gains ou grandes puissances).

Les deux caractéristiques de sortie affichent aussi quelques différences. La zone linéaire du MOS (similaire à celle dite saturée, du bipolaire) est plus large et croît plus lentement. Cette largeur n'est pas figée (dépend de  $V_T$ ,  $V_{DS}$  et  $V_{GS}$ ), alors qu'elle vaut environ  $U_j$  pour le bipolaire.

Le comportement du MOS dans cette zone est comparable à celui d'une résistance de plus grande valeur que celle mise en évidence dans le bipolaire. Cela aura des conséquences importantes pour la dégradation des niveaux logiques ("0") pour le MOS.

## Résumé

Caractéristiques de sortie:

Mode linéaire vers mode saturé avec  $V_{DS}$  croissantes

Caractéristique de transfert:

Mode saturé vers mode linéaire avec  $V_{GS}$  croissantes

Mode saturé :

$$\left. \begin{array}{l} V_{DS} > V_{DSsat} \\ V_{DS} > V_{GS} - V_T \text{ ou } V_{GS} < V_{DS} + V_T \end{array} \right\} I_D = \frac{K}{2} \cdot (V_{GS} - V_T)^2$$

Mode linéaire :

$$\left. \begin{array}{l} V_{DS} < V_{DSsat} \\ V_{DS} < V_{GS} - V_T \text{ ou } V_{GS} > V_{DS} + V_T \end{array} \right\} I_D = K \cdot V_{DS} \cdot \left( V_{GS} - V_T - \frac{V_{DS}}{2} \right)$$

15

Le résumé montre:

l'évolution du comportement du MOS est différente selon que l'on observe la caractéristique de sortie ou de transfert (on passe du mode linéaire à saturé en fonction de  $V_{DS}$  pour la première et le contraire pour la seconde).

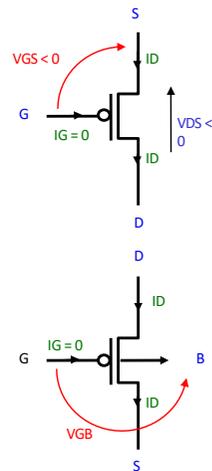
La séparation entre les deux mode est observable à une limite appelée

$$V_{DSsat} = V_{GS} - V_T$$

$V_{DS} > V_{DSsat}$  impose le mode saturé

$V_{DS} < V_{DSsat}$  impose le mode linéaire

## Caractéristiques électriques du p-MOS



Le mode **BLOQUE** :  $V_{GS} > V_T$  &  $I_D = 0$

Le mode **LINEAIRE** :  $V_{GS} < V_T$  &  $V_{DS} > V_{Dssat}$

$$I_D = K \cdot V_{DS} (V_{GS} - V_T - 1/2 V_{DS})$$

Le mode **SATURE** :  $V_{GS} < V_T$  et  $V_{DS} < V_{Dssat}$

$$I_D = K/2 (V_{GS} - V_T)^2$$

Tension de seuil  $V_T$  négative.

La tension de saturation  $V_{Dssat}$  est aussi négative:

$$V_{Dssat} = V_{GS} - V_T$$

16

Nous n'allons pas refaire l'analyse du PMOS (MOS canal P) car celle-ci est parfaitement comparable au NMOS (MOS canal N). Cependant, comme il s'agit d'un comportement complémentaire, toutes les conditions pour fixer le fonctionnement sont complémentaires.

C'est à dire que les inégalités sont toutes inversées par rapport au NMOS.

### Exemple:

Le mode bloqué se manifeste avec le PMOS lorsque  $V_{GS} > V_T$  alors que c'était  $V_{GS} < V_T$  pour le NMOS.

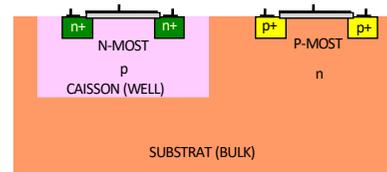
Le PMOS est dans le mode saturé lorsque  $V_{DS} < V_{Dssat}$  alors que c'était le contraire avec le NMOS.

Les lois restent en revanche identiques, mais attention, la Source a une tension plus positive que le Drain dans le PMOS.

**Remarque:** le symbole est lui aussi comparable, avec en prime un petit cercle indiquant la négation (en terme de logique).

## La technologie CMOS

Complementary Metal Oxide Semiconductor



17

La technologie la plus performante (voir en particulier cours sur les circuits logiques) est celle qui intègre les deux types de transistors NMOS et PMOS sur la même pastille de silicium.

Nous verrons que chaque transistor a des caractéristiques qui l'avantagent selon que l'on doit travailler avec des tensions représentant le "1" logique (tension la plus positive) ou le "0" logique (tension la plus négative, généralement 0V).

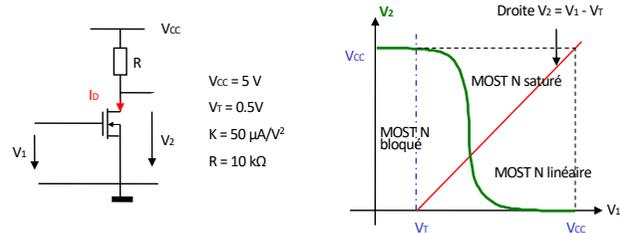
En principe, on utilise un substrat de base, par exemple dopé N et permettant d'implanter des transistors P. Dans ce substrat, il est aussi possible d'immerger des puits (appelés WELL) dopés P dans lesquels seront implantés des transistors N.

Les deux familles peuvent donc cohabiter donc sur la même pastille.

## EXERCICE 1

Inverseur logique N-MOS

Calculer et tracer la caractéristique de transfert  $V_2 = f(V_1)$ .



18

Cet exercice doit nous permettre de comprendre le comportement d'un inverseur NMOS.

Ce comportement est représenté par l'allure de  $V_2 = f(V_1)$ .

Le comportement global de ce circuit correspond à celui d'un inverseur.

L'allure de  $V_2$  change selon que l'on travaille dans la zone bloquée, saturée ou linéaire.

La fin de la zone bloquée est directement donnée par  $V_1 = V_T$ .

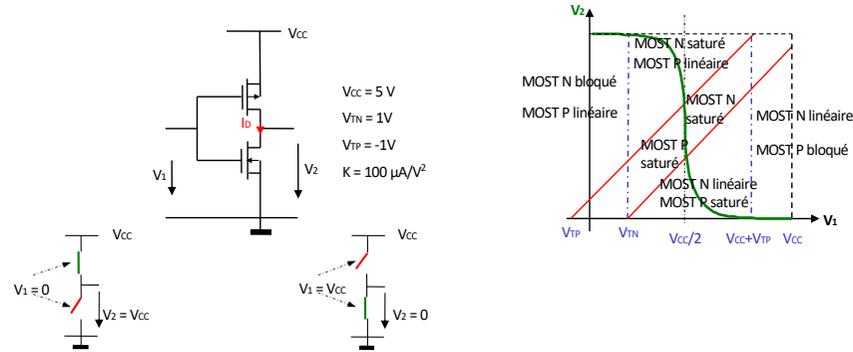
La séparation des modes saturé et linéaire est assez simple à calculer (équation du second degré à mettre en évidence).



### EXERCICE 3

Inverseur logique CMOS

Calculer et tracer la caractéristique de transfert  $V_2 = f(V_1)$ .



20

L'analyse du montage CMOS est un peu plus complexe. Chaque transistor va fonctionner dans les trois zones connues. La combinaison des deux transistors montre au total 5 zones distinctes:

- P linéaire et N bloqué
- P linéaire et N saturé
- P saturé et N saturé
- P saturé et N linéaire
- P bloqué et N linéaire

Les quatre autres combinaisons sont impossibles.